



## CONVOCATORIA: NODO SILICIO 2026

**Programa estatal de formación, inspiración y vinculación de talento joven con la industria de semiconductores.**

### ORGANIZACIONES CONVOCANTES

La consolidación de Jalisco como el epicentro de la industria de semiconductores en América Latina exige una articulación sin precedentes entre el Estado y el sector tecnológico privado. Esta convocatoria representa un pilar estratégico de política pública diseñado para fortalecer la competitividad global. A través de esta alianza, buscamos transformar el potencial de nuestra juventud en talento laboral de alta especialización capaz de liderar el diseño de circuitos integrados o microchips en la región. Para la ejecución de este programa, se establecen las siguientes responsabilidades institucionales:

- Secretaría de Innovación, Ciencia y Tecnología (SICyT): Órgano rector encargado de la política de innovación y el impulso al ecosistema de semiconductores en Jalisco.
- Red de Centros de Innovación (REDi): Infraestructura estratégica estatal que provee el entorno físico y colaborativo para el aprendizaje práctico.
- Circuify Semiconductors: Aliado tecnológico líder en el diseño de circuitos integrados, responsable de la dirección técnica y la transferencia de conocimiento industrial.

Este esfuerzo conjunto es la respuesta proactiva de Jalisco a las reconfiguraciones de las cadenas de suministro globales, integrando el talento local en los procesos de mayor valor agregado del sector.

### 1. INTRODUCCIÓN Y CONTEXTO

La industria de semiconductores atraviesa una reconfiguración geopolítica sin precedentes. Impulsada por la CHIPS and Science Act en Estados Unidos y el Tech Hub Act en el marco regional de Jalisco, la tendencia del nearshoring posiciona a Jalisco como un actor clave en América del Norte. Ante el déficit global de profesionales en la industria de semiconductores proyectado para 2030, el estado acelera su estrategia para capturar inversiones de empresas de esta industria, facilitando el acceso a formación de nivel mundial desde etapas tempranas. Históricamente, el diseño de circuitos integrados CMOS ha estado limitado a programas de posgrado debido a los altos costos de software y manufactura de prototipos. Nodo Silicio rompe esta tendencia democratizando la alta tecnología para estudiantes de educación Media Superior y Superior. Mediante el uso de herramientas EDA de código abierto y la metodología de obleas multiproyecto, eliminamos los obstáculos económicos y técnicos para permitir que los jóvenes jaliscienses se conviertan en creadores de hardware, no solo en consumidores. Esta transición del diseño y simulación virtual a la realidad física requiere un perfil de talento con visión sistémica, capaz de entender y dominar procesos de diseño de microchips para fortalecer la competitividad y liderazgo del ecosistema estatal.



## 2. POBLACIÓN OBJETIVO Y PERFIL DEL PARTICIPANTE

La detección temprana de vocaciones STEM es fundamental para sostener el crecimiento del sector. Nodo Silicio busca identificar a jóvenes con alto potencial analítico que deseen liderar la próxima revolución del silicio en Jalisco.

### Perfiles de Participación:

- Nivel Educativo: Estudiantes activos de instituciones de educación Media Superior (preparatoria) y Técnico Superior Universitario en el Estado de Jalisco.
- Disciplinas Académicas: Electrónica, Computación, Mecatrónica, Nanoelectrónica y carreras afines al desarrollo de tecnología.
- Pensamiento Lógico: Capacidad para entender y traducir ideas en arquitecturas de hardware.
- Curiosidad Técnica: Interés genuino en la anatomía de los microchips y procesos de implementación en silicio.
- Colaboración: Disposición para trabajar en equipos bajo calendarios predefinidos.

## 3. OBJETIVO DEL PROGRAMA

El objetivo central es introducir a los participantes en el flujo de diseño de circuitos integrados CMOS, permitiéndoles transitar desde la concepción lógica mediante lenguaje de descripción de hardware (HDL) hasta la generación de archivos de máscaras físicas (GDSII) para su envío a fabricación.

### Metas Técnicas:

- Capacitación Especializada: Dominio del Proceso de Kit de Diseño (PDK) SkyWater 130 nm y/o GF 180nm.
- Excelencia en Verificación: Ejecución de verificaciones (1) funcionales y (2) física bajo estándares de calidad “tape-out”.
- Vinculación de Alto Nivel: Conectar a los estudiantes con mentores y expertos de firmas líderes como Intel y NXP.

Para materializar estas metas, el programa se estructura en una ruta formativa incremental de cuatro bloques de actividad.

## 4. RUTA FORMATIVA Y BLOQUES DEL PROGRAMA

La estructura pedagógica del programa asegura la retención de conocimientos mediante un modelo de aprendizaje basado en proyectos y mentoría técnica continua.

- Bloque 1 (Inspiracional): Sesiones magistrales sobre cadenas de valor y nearshoring. Este bloque establece la relevancia estratégica del diseñador en la economía global del silicio.
- Bloque 2 (Virtual): Formación en diseño digital y modelado de hardware con Verilog. El modelado preciso en esta fase es crítico para asegurar la funcionalidad lógica.



## NODO SILICIO / Innovación

- Bloque 3 (Taller REDi): Taller práctico presencial sobre el flujo automatizado de RTL-a-GDSII. Comprender este flujo con herramientas de código abierto representa el primer acercamiento a las metodologías industriales.
- Bloque 4 (Acompañamiento): Cuatro semanas de mentoría para el proceso de implementación en silicio. La supervisión de expertos de la industria garantiza que el diseño cumpla con las reglas de fabricación. Este entorno híbrido asegura que el conocimiento teórico se valide con la práctica en las sedes designadas.

### 5. MODALIDAD Y SEDES

El programa se ejecutará bajo una modalidad híbrida, aprovechando la flexibilidad en línea y el rigor de los talleres presenciales.

- Sede Principal: REDi AMG (Área Metropolitana de Guadalajara), para las sesiones prácticas y el Demo Day.
- Sede de Apoyo: Instalaciones de Circuify Semiconductors en Tlaquepaque para asesorías técnicas en persona.
- Ecosistema Digital: Plataforma dedicada para el acceso a contenidos, guías técnicas del flujo de diseño y seguimiento de avances. El acceso a estos recursos de clase mundial está reservado para los participantes seleccionados mediante el proceso oficial.

### 6. CRITERIOS DE SELECCIÓN Y REGISTRO

La selección de los 60 participantes se realizará bajo principios de transparencia, equidad y rigor técnico, buscando el máximo compromiso con el ecosistema jalisciense.

#### Procesos de Selección:

1. Inscripción: Registro en [nodosilicio.com](https://nodosilicio.com) (del 1 al 11 de septiembre). Es indispensable contar con una cuenta de Google activa para completar el formulario oficial.
2. Sesión Informativa: Participación obligatoria para la alineación de expectativas técnicas, objetivos y compromisos.
3. Entrevistas: Validación de perfil y actitudes por el comité de Circuify Semiconductors.

### 7. REQUISITOS DE PERMANENCIA Y CERTIFICACIÓN

En la industria de semiconductores, la precisión y el compromiso con las fechas de entrega de tareas son esenciales. El programa promueve una cultura de excelencia donde la disciplina técnica es el único camino hacia el objetivo final de programa: la fabricación del microchip diseñado.

| Criterio     | Mínimo Requerido                             |
|--------------|----------------------------------------------|
| Asistencia   | 80% de participación en sesiones y mentorías |
| Examen Final | 70% en la evaluación de conocimientos final  |
| Diseño       | 100% DRC/LVS clean                           |



## NODO SILICIO / Innovación

La certificación cuenta con el aval de Circuify Semiconductors y la Universidad Tecnológica de Jalisco (UTJ), garantizando un reconocimiento curricular.

### 8. ENTREGABLES OBLIGATORIOS POR EQUIPO

Los entregables constituyen el portafolio técnico del estudiante, funcionando como evidencia tangible de su capacidad para operar en entornos de desarrollo tecnológico modernos.

- Repositorio GitHub: Código fuente Verilog, scripts de diseño y documentación técnica completa.
- Archivo GDSII: Layout final calidad Tape-Out (TO).

### 9. EL PREMIO "NODO SILICIO": FABRICACIÓN EN SILICIO INDUSTRIAL

Nodo Silicio ofrece la oportunidad de llevar un diseño desde la pantalla a un chip físico. Este hito representa un diferenciador en cuanto a experiencia práctica y apegada a metodologías industriales para el talento de Jalisco.

Los 5 mejores proyectos serán enviados a fabricación en una fab industrial.

El premio incluye:

- Asignación de espacio físico (tiles) en una oblea multiproyecto.
- Proceso completo de manufactura en una fábrica de microchips de silicio.
- Encapsulado de los microchips y entrega de tarjetas de circuito impreso para pruebas finales.

### 10. CRITERIOS DE EVALUACIÓN DEL RETO (DEMO DAY)

El jurado, integrado por expertos industriales, evaluará los proyectos basándose en la viabilidad técnica y el potencial de implementación.

#### **Retos Técnicos Sugeridos:**

Calculadoras, Relojes, Matrices Gráficas Animadas, Interfaces de Comunicación Digital, Videojuegos, entre otros.

#### **Matriz de Evaluación:**

- 30% Entregables y GitHub: Calidad del RTL, verificación y su documentación.
- 40% Viabilidad Técnica y Layout: Cumplimiento total de DRC/LVS y métricas de potencia, performance y área.
- 30% Pitch Técnico: Claridad en la defensa de las decisiones del diseño ante el jurado.



## 11. CRONOGRAMA DE FECHAS CLAVE (CICLO 2026)

El cumplimiento estricto del cronograma es imperativo para asegurar la ventana de fabricación industrial de diciembre.

- **01 – 11 de Septiembre:** Periodo de registro oficial en <https://nodosilicio.com>
- **14 de Septiembre:** Sesión de presentación y arranque del programa
- **14 – 21 de Septiembre:** Periodo de entrevistas técnicas de selección
- **21 – 25 de Septiembre:** Fase de charlas técnicas y capacitación virtual
- **30 de Septiembre:** Visita física a instalaciones de aliados industriales (Intel, NXP o Circuify)
- **02 – 03 de Octubre:** Taller práctico presencial intensivo en REDi AMG
- **05 – 30 de Octubre:** Desarrollo del reto técnico con acompañamiento de mentores
- **17 de Noviembre:** Demo Day, Presentación de diseños
- **20 de Noviembre:** Publicación de los 5 diseños ganadores
- **16 de Diciembre:** Envío de los diseños ganadores a la fundición de silicio.

## 12. REGISTRO E INFORMACIÓN DE CONTACTO

Convocamos a los estudiantes de Jalisco a formar parte de la industria que está definiendo al siglo XXI. **Nodo Silicio** es el impulso para orientar tu talento hacia el presente y futuro de la tecnología global de semiconductores.

### Instrucciones de Solicitud:

1. Ingresa a <https://nodosilicio.com>.
2. Asegúrate de iniciar sesión con tu cuenta de Google para acceder al formulario de Google Forms.
3. Consulta el Aviso de Privacidad disponible en el portal antes de enviar tus datos. Jalisco: Liderando la soberanía tecnológica a través del talento.